

Avances en migración a 32 bits de una placa controladora orientada a mediciones industriales

Dimensionamiento, alternativas y compatibilidad requerida

Leonardo Garberoglio (1) , Rafael B. Oliva (2)

(1) GADIB (Grupo de Análisis, Desarrollo e Investigaciones Biomédicas), UTN-FRSN, San Nicolás, Buenos Aires

(2) Universidad Nacional de la Patagonia Austral - Área Energías Alternativas y L&R Ingeniería

Río Gallegos, Argentina

roliva@lyr-ing.com

Resumen—Este trabajo presenta los avances en la migración a arquitectura ARM de una placa controladora orientada a aplicaciones industriales, basada en la arquitectura AVR de 8 bits y desarrollada a través de un subsidio ANR / FONTAR en 2009. Debido a las aplicaciones en que se utiliza (mayormente en instalaciones de energía renovable, monitoreo y registro de variables eléctricas) resulta importante en la migración la compatibilidad mecánica y de dimensiones de la placa, más la compatibilidad eléctrica y de programa con algunos de los periféricos existentes. Otros puntos relevantes son la reducción de consumo y sobre todo el aumento en las prestaciones y capacidad de cómputo de la nueva versión (*Abstract*)

Palabras clave — *Placa controladora industrial, sistema embebido, arquitectura ARM*

I. INTRODUCCION

Existe una importante oferta internacional de placas y subsistemas aplicables a control y medición, con grados muy diversos de capacidades, potencias de cómputo y costos. Sin embargo, algunas aplicaciones de tipo industrial pueden ameritar la producción local de equipos con capacidades específicas, que cubran la brecha entre los desarrollos para hobbyistas y las prestaciones de un equipo de alta gama. Se presenta en este caso los avances en el diseño de una placa que migra desde una arquitectura de controladores de 8 a 32 bits manteniendo características de formato físico buscando lograr una expansión de las capacidades de cómputo y rendimiento.

II. SISTEMA ACTUAL CL2BM1

A. Contexto del desarrollo

En el marco del proyecto ANR N° SC002/2003 (reformulado 2004), denominado “Sistema de Adquisición de Datos (Data Logger) de Bajo Costo y Arquitectura Abierta para Aplicaciones Ambientales y de Energía” [3] se desarrolló una placa basada en arquitectura AVR de 8 bits, con características de bajo costo, facilidad de uso con el fin específico de almacenar mediciones de temperatura, humedad, presión atmosférica, velocidad y dirección de viento, radiación y parámetros eléctricos de sistemas de energía renovable

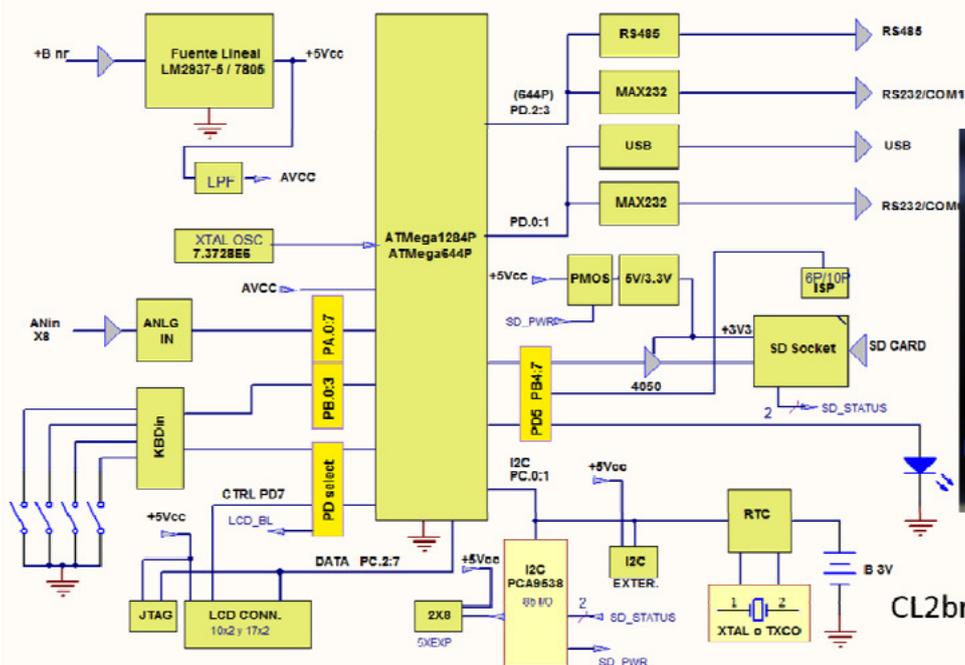
(tensión, corriente, potencia), con períodos de almacenamiento y funciones estadísticas configurables. La memoria de almacenamiento es de tipo no volátil. Se desarrolló un primer sistema que trabaja con almacenamiento EEPROM serial, y se culminó el desarrollo de la placa CL2bm1[7] con almacenamiento en tarjetas MMC/SD, basado en un procesador ATmega1284P [11]. En la Figura 1 se muestra el diagrama en bloques y las primeras placas producidas en 2010. El mercado principal que se buscó cubrir fue el académico-científico y el industrial. En [2] se presentaron aspectos de un sistema de medición PWRC2 basado en la placa CL2bm1 para obtener la curva característica de potencia $P(V)$ de un aerogenerador de baja potencia, donde V es la intensidad del viento, que es utilizado actualmente por el INTI [4], [5], [12] para la evaluación de aerogeneradores en consistencia con la norma IEC61400-12-1 [1] en su Anexo H.

En la Figura 2 se muestra la implementación mencionada para ensayo de pequeños aerogeneradores. De cada turbina se mide tensión y corriente producida, a efectos de determinar potencia eléctrica. Simultáneamente se mide intensidad y dirección de viento, que se envían por un bus RS485 a la unidad CPU. Allí el firmware realiza el proceso estadístico, almacenando los valores a intervalos requeridos por el ensayo en tarjetas tipo SD. En estos equipos el procesador ATmega1284P corre a 14.76 MHz y utiliza una unidad periférica M4/E con controlador Cypress PSOC 29466 [6], que implementa un convertor A/D triple TRIADC de 13 bits, para medición simultánea de tensión y corriente. Ambas unidades se conectan vía bus I2C. Externamente, al pie de las torres de medición se utiliza una unidad METEO para suministrar datos meteorológicos vía RS485.

B. Necesidad de evolución a mayores prestaciones

Tanto en las aplicaciones de ensayo [4] como en otras más recientes se registra la demanda de interfaces más amigables, mayor capacidad de registro de eventos y alarmas, y expansión de posibilidades de acciones de control y procesamiento de datos. Se optó por iniciar el desarrollo de una placa denominada CL3bm1 de dimensiones similares, pero con arquitectura ARM-Cortex M4F de 32 bits [8]

CL2_b Proto (AtMega644/1284P) Rev5F-2010



CL2bm1 – Primeras unidades (2010)

Fig. 1. Diagrama de la Placa CL2bm1 (izq) e implementación de las primeras unidades en 2010

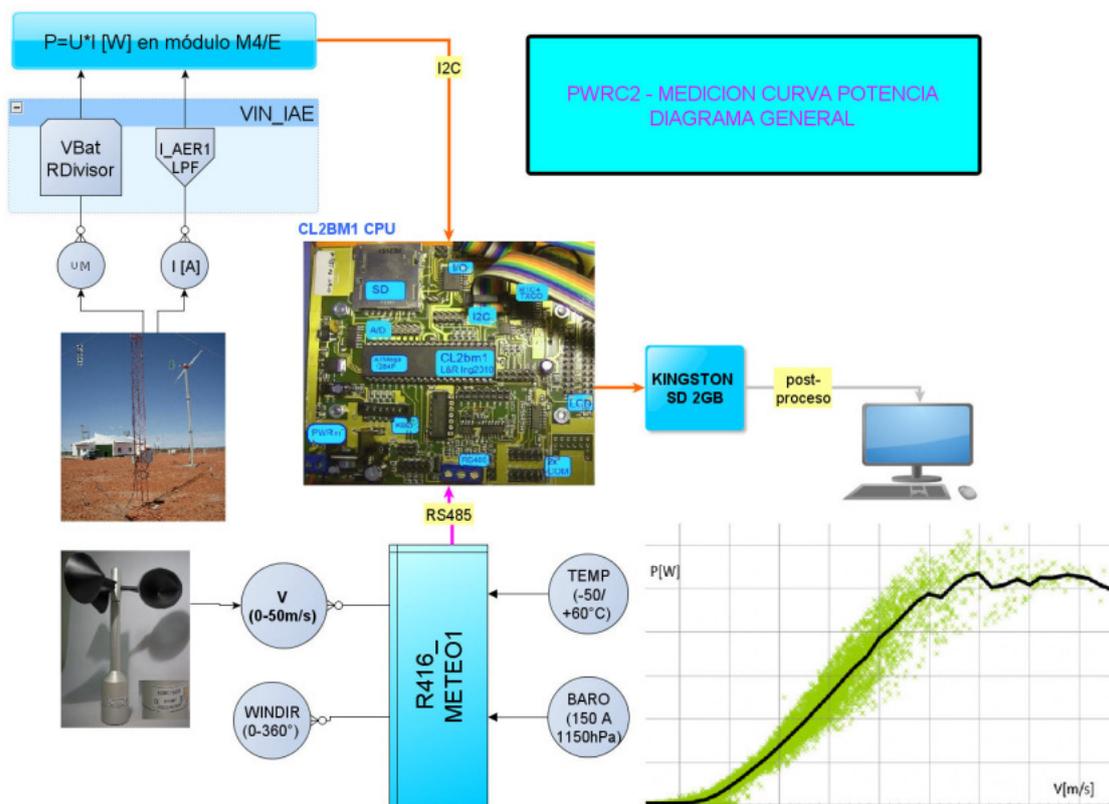


Fig. 2. Diagrama de la medición de curva de potencia basado en CL2bm1 - Campo de Pruebas INTI en Cutral C6 - Neuquén.

En la etapa de diseño, se fijaron algunas características deseables del microcontrolador a seleccionar para la placa CL3bm1:

- i. ARM Cortex M4F, debido a su amplia disponibilidad y adecuada relación precio / performance
- ii. 512K Flash mínimo, cuadruplicando la memoria disponible actual
- iii. 32K RAM mínimo
- iv. Un mínimo de 20 GPIO
- v. 2 Puertos Serial (1 de ellos con RS485)
- vi. 1 puerto USB
- vii. 2 puertos SPI, uno de ellos dedicado a display TFT
- viii. 2 puertos I2C, tolerantes a 5V con conector estándar.
- ix. Conversor A/D 12bits mínimo, 8 entradas
- x. Encapsulado LQFP 64 para facilitar armado.

En cuanto a los ítems a cumplir por la placa, se fijaron:

- 1. Fuente switching y management de periféricos por hardware (para reducción de consumo)
- 2. Incorporar interfase SD industrial, formato grande
- 3. Incorporar reloj tiempo real con TCXO, tipo DS32khz
- 4. Mantener el formato físico del predecesor CL2bm1.

En base a ello, después de un proceso de selección utilizando las herramientas provistas por ST se optó por un controlador STM32F411RE de arquitectura Cortex M4/F a 100 MHz con FPU y MPU, 512 KB de Flash y 128 KB de SRAM, ADC de 12 bits y USB (Figura 3) en encapsulado LQFP64 [9].

El proveedor tiene además una herramienta IDE gratuita sin límite de código, librería HAL (con algunas limitaciones), y disponibilidad de una herramienta de inicialización de periféricos (CubeMX) que permite de forma gráfica obtener el código para configurar/inicializar los periféricos del uC, con un significativo ahorro de tiempo de desarrollo. No fue un detalle menor el hecho de que uno de los autores contara con experiencia en el uso de dichas herramientas, y varios diseños ya realizados. Por otro lado, esta línea de controladores tiene en cantidades como las demandadas por la aplicación (100x) un costo FOB del orden de 5.5usd, apenas superior al del controlador ATmega1284P utilizado hasta el momento.

Asimismo, las placas de evaluación son de bajo costo, e incluyen la herramienta de debug estándar, tanto del procesador incluido como sobre placas de terceros. Existe además un caudal de información abundante en internet, foros y listas de correos, como así también notas de aplicación enfocadas a resolver diversos problemas típicos.

En la Figura 4 se observan detalles de un sistema similar en cuyo desarrollo participó el primer autor de este trabajo, basado en el STM32F411 de ST, utilizando un encapsulado similar. Se trata de un equipo de oteomisiones acústicas, desarrollado por GADIB-UTN [17] para la empresa Itam Care en el marco del Empretecno 6 /2013 [18].

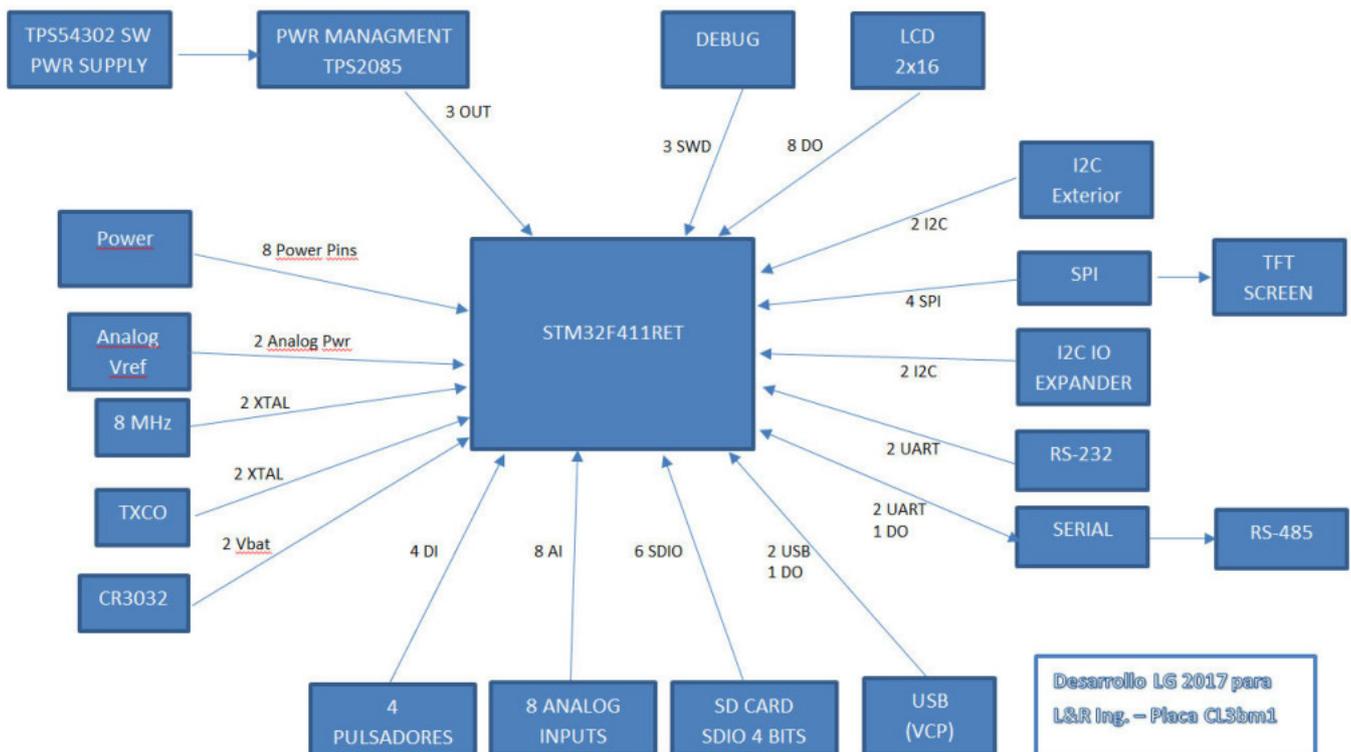


Fig. 3. Diagrama general del diseño en ejecución



Producto
Biomédico
(basado en
SM32F411)
GADIB/UTN

Fig. 4. Sistema similar en cuyo desarrollo participó el autor, basado en STM32F411.

En dicha aplicación el uC es el encargado de realizar las secuencias requeridas en los estudios para la detección de otoemisiones acústicas en recién nacidos, así como del procesamiento de las señales en tiempo real. Aunque no se trata de un controlador nuevo, tiene la ventaja de que sus librerías tienen un alto grado de depuración y hay un

importante caudal de aplicaciones resueltas de libre disponibilidad. Para los desarrollos preliminares se utilizará una placa de evaluación ST con dicho controlador, aunque en una versión LQFP100.

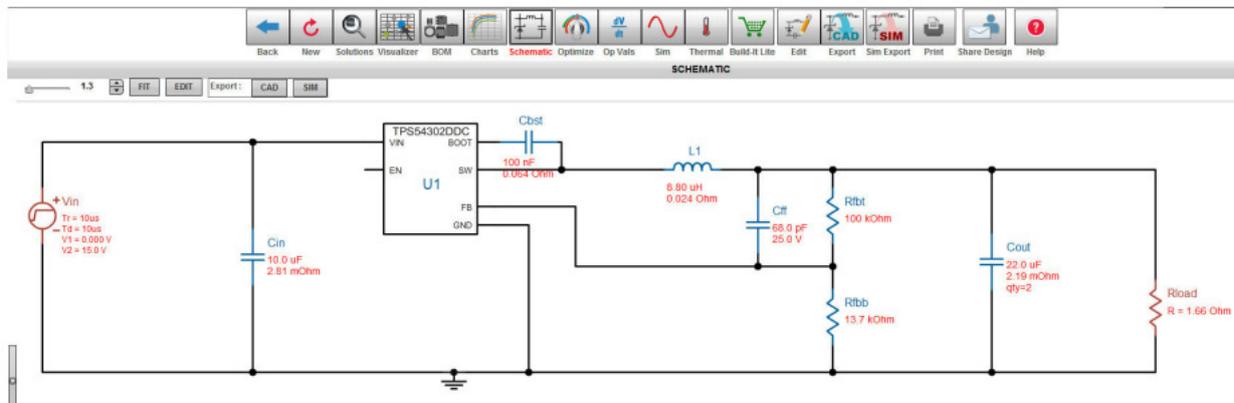


Fig. 5. Esquemático sugerido por Webench para la fuente de alimentación SMPS.

III. DISEÑO DE LA PLACA CL3BM1

A. Fuente de Alimentación

En el diseño de la nueva versión y por razones de eficiencia se ha reemplazado la fuente lineal basada en LDO LM2937-5 para obtener 5V y LM2937-3.3 para los 3.3 V por un circuito switching buck tradicional, para cuyo diseño se utilizó la

herramienta Webench de la firma Texas Instruments [10]. Los parámetros ingresados al aplicativo fueron tensión de entrada V_{in} entre 7 y 20 VCC y salida en V_o de 5 V a 3 A máximo. Asimismo, entre las múltiples opciones que entrega (160 en primera instancia) se agregaron como parámetros adicionales de diseño una eficiencia mayor o igual al 85% y con un costo no superior a los USD5.00 para todo el sistema. Debido a la importancia de mantener el formato original de la placa (el

tamaño de la fuente no puede ser superior al actual, muy simple) se agrega como filtro adicional los que poseen menos de 10 componentes, y se permite limitar también el área física que ocupa la fuente (utilizando componentes de mayor frecuencia). Limitamos el área a 400mm^2 lo cual restringió el diseño a solo 14 partes. De ellos, el más eficiente (90%), con menor área (232mm^2) y más económico (USD 2.61 para toda la fuente) resultó el TPS54302. Esta unidad tiene la ventaja adicional de reemplazar internamente el habitual diodo rápido de bloqueo por un MOSFET, y utilizar un encapsulado SOT23-6 Thin muy compacto. Se verificó la disponibilidad del mismo en los proveedores habituales, como así también su precio y la disponibilidad de componentes pasivos de valores próximos a los indicados por la herramienta de diseño (Figura 5).

Finalmente para la obtención de los 3.3V necesarios para el funcionamiento del uC y algunos periféricos se optó por un LDO (NCP1117ST33T3G) similar al utilizado en la CIAA-NXP [19], debido a que la diferencia de tensión ($5\text{V} - 3.3\text{V}$) es pequeña al igual que la corriente necesaria.

B. Distribución de potencia en la placa

Una característica deseable en para el sistema propuesto, a efectos de darle mayor flexibilidad es la capacidad de poder conmutar por software los periféricos que no se utilizan en cada aplicación, con el objetivo de maximizar la eficiencia energética del equipo. Para la placa CL3bm1 se eligió el TPS2085 de Texas Instruments, que es un circuito conmutador cuádruple (*Power Switch*) diseñado para la administración de potencia a baja tensión. Cada switch posee una entrada de habilitación independiente (Figura 6). En este diseño han elegido los siguientes periféricos conmutables:

- SD Card
- TFT Screen + LCD Display
- RS485 driver
- I2C Expander

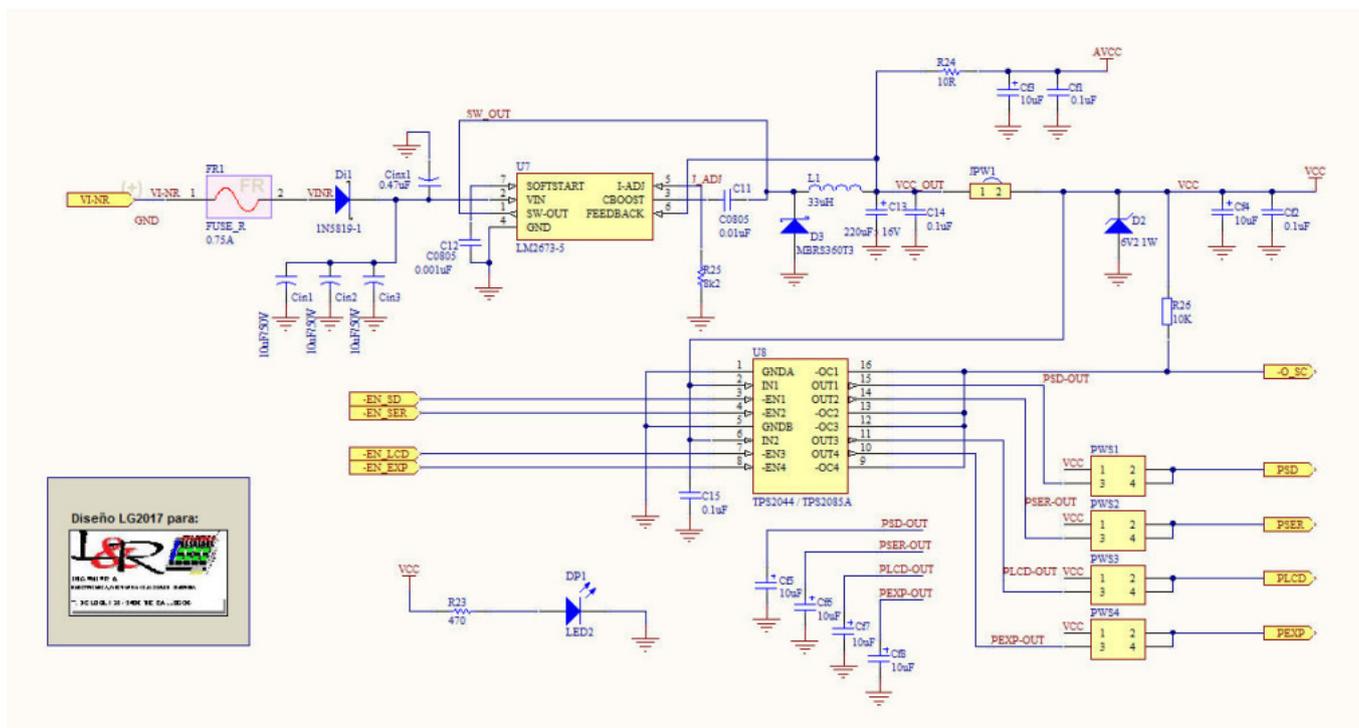


Fig. 6. Primera iteración (con fuente antigua) del sistema de PowerManagement en placa CL3bm1, utilizando TPS2085

C. SD Card

La placa CL2bm1 utiliza una interfaz SPI para manejar la escritura/lectura de una tarjeta SD tipo industrial. La librería utilizada es un FFS propietario (2006) de la extinta compañía PRIIO de Indianápolis, EEUU, que compila utilizando la herramienta Codevision AVR de HPInfoTech [10]. El sistema utiliza un FAT32 convencional pero con limitación a 2 GB. Debido al uso de dicha librería y a la reducida frecuencia de operación del ATmega1284 (en la CL2bm1 es 14.76 MHz) en algunas aplicaciones resulta una limitante el acceso a la tarjeta.

Para la nueva placa se utiliza la conocida Elm-Chan FatFS, de libre disponibilidad [16]. Esta librería está totalmente

programada en C99 estándar, pudiendo ser portada a casi cualquier sistema embebido. En particular las librerías HAL de ST y el generador de código CubeMX implementan dicha librería de forma nativa, pudiendo configurar la misma en forma gráfica.

La interfaz SPI del microcontrolador puede funcionar a 20MHz lo que otorga una tasa de transferencia significativamente superior a la de la versión CL2bm1. Debido a una cuestión de compatibilidad, se ha decidido mantener el conector SD Hirose de la línea DM1 [15]

D. Display TFT y LCD 2x16

Otro punto fundamental en la actualización del sistema es el agregado de una interfaz gráfica mucho más potente. El antiguo sistema contaba con una interfaz tradicional al controlador Hitachi HD44780 para LCD, limitado a 4 líneas de 20 caracteres. En muchas aplicaciones esto resulta suficiente, pero frecuentemente resulta inadecuada la limitación a formato texto y sistema de menús muy básicos.

Se ha decidido mantener la interfaz LCD alfanumérica pero se ha agregado un segundo puerto SPI para el manejo de un display tipo TFT-LCD (Thin Film Transistor / LCD), que se encuentran disponibles con diversos controladores. Algunos son muy conocidos como el PCD8544 (display del antiguo teléfono Nokia 5110) y otros más avanzados como el ILI9340 o 41. En cuanto a librerías gráficas estándar se cuenta con la uGFX [14], la cual permite de forma simple la programación de potentes interfaces de usuario, vistosos gráficos y hasta animaciones. La firma ST Microelectronics posee una librería propia para el controlador ILI9341, que además cuenta con soporte nativo en la uGFX, por lo que el uso de la misma no requiere un gran esfuerzo de desarrollo.

E. RTC con TCXO

Todo sistema registrador necesita una base de tiempo precisa y estable. Esto fue una premisa de diseño del CL2bm1, debido al rango de aplicaciones al que apuntaba, por lo cual al tradicional chip PCF8563 RTC se acopló un TCXO DS32kHz de Dallas, a pesar de su significativo costo inicial. El uso de este tipo de osciladores con compensación interna de temperatura se hace necesario cuando se desea mantener la fecha/hora de un equipo que necesita funcionar durante períodos largos sin acceso a GPS u otras correcciones remotas vía web, y ante la potencial variación significativa de la temperatura de operación de la placa. En esta nueva versión CL3bm1 sistema se mantiene esta base de tiempo de buena estabilidad, aunque se utilizará el RTC interno del uC, lo cual ahorra espacio de hardware y reduce el costo de la placa.

F. Entradas Analógicas y DMA

El STM32F411 posee un conversor A/D (Analogico a Digital ó ADC) de 12 bits y hasta 8 canales seleccionables en el encapsulado elegido. Para la placa CL3bm1 se prevé el uso de las 8 entradas para mediciones de señales analógicas, aunque su acondicionamiento se realizará en una placa externa. Para aplicaciones que requieran mayor velocidad de procesamiento de señales, se incorporó el manejo de dichos canales por DMA ó acceso directo a memoria, liberando al core uC de la tarea de la adquisición y almacenamiento en RAM y permitiendo que, por hardware, los canales del ADC se conecten directamente a la RAM.

IV. CONCLUSIONES

El presente trabajo muestra los avances en la migración de un diseño de placa con controlador de 8 bits de 2009 a una

arquitectura de procesador más nueva, a efectos de lograr una ampliación de capacidad utilizando una infraestructura de hardware existente.

AGRADECIMIENTOS

Los autores agradecen la cooperación del GADIB (Grupo de Análisis, Desarrollo e Investigaciones Biomédicas), UTN-FRSN, y el apoyo de la Universidad Nacional de la Patagonia Austral para la preparación del presente trabajo.

REFERENCIAS

- [1] IEC61400-12-1 (2005). "Wind Turbines –Part 12-1 Power Performance Measurements of electricity producing wind turbines" – International Standard 61400-12-1, IEC (International Electr.Com.) Geneva, Suiza. .
- [2] Oliva, R (2014) "Evaluación de incertidumbre en mediciones de potencia eléctrica en registradores automáticos - Caso de implementación para medición de curva de potencia de pequeños aerogeneradores", CASE / SASE 2014
- [3] http://www.lyr-ing.com/Assets/Images/Projects/ANR/ANR_LyR-TercerInformeTecnico08-2009a.pdf
- [4] A. Zappa, R. Oliva, J. Duzdevich, G. Martín, (2013) EVALUACIÓN DE CURVA DE POTENCIA EN PLATAFORMA DE ENSAYO PARA AEROGENERADORES DE BAJA POTENCIA, Acta de Asociación Argentina de Energías Renovables y Medio Ambiente - Vol. 1, pp. 06.89-06.98, 2013. ISBN 978-987-29873-0-5
- [5] [INTI-RUT N°FM-102-3090U, 2014] Certificado de Calibración / Medición RUT N° FM-102-3090 Unico, unidad PWRC2/12V-100A Estación #1 /L&R Ingeniería, solicitado por INTI-UT Energía-Neuquén, 5 y 6 de febrero de 2014. Emitido por INTI-Metrología, Av.G.Paz 5445 B1650WAB San Martín, Buenos Aires
- [6] <http://www.cypress.com/products/psoc-1>
- [7] http://www.lyr-ing.com/DocumentosLyR/CL2bm1/CL2bm1_caracteristicas_v3.pdf
- [8] <https://www.arm.com/products/processors/cortex-m/cortex-m4-processor.php>
- [9] http://www.st.com/content/st_com/en/products/microcontrollers/stm32-32-bit-arm-cortex-mcus/stm32f4-series/stm32f411/stm32f411re.html
- [10] <http://www.ti.com/lscds/ti/analog/webench/power.page>
- [11] <http://www.atmel.com/devices/ATMEGA1284P.aspx>
- [12] <http://www.inti.gov.ar/neuquen/index.php?seccion=aerogeneradores>
- [13] <http://www.hpinfotech.ro/>
- [14] <https://ugfx.io/>
- [15] <https://www.hirose.com/product/en/products/DMI/>
- [16] http://elm-chan.org/fsw/ff/00index_e.html
- [17] http://www.frsn.utn.edu.ar/frsn/selec_seccion.asp?IDSeccion=266&IDSUb=368&IDSubSub=405
- [18] http://www.agencia.mincyt.gov.ar/upload/Res.409-13_EMPRETECNO_06.pdf
- [19] http://www.proyecto-ciaa.com.ar/devwiki/doku.php?id=desarrollo:hardware:ciaa_nxp:ciaa_nxp_inicio